

中国科学院院士增选 被推荐人附件材料

(本附件材料的内容不得涉及国家秘密)

被推荐人姓名: 李晓维

专 业: 计算机系统结构

工 作 单 位: 中国科学院计算技术研究所

推 荐 学 部: 信息技术科学部

填 表 日 期: 2019-01-30

全国学会负责人:

中国科学院学部工作局印制

附件材料目录

附件 1. 被推荐人基本情况表

附件 2. 被推荐人中国国籍证明

附件 3. 基本情况表中列出的 10 篇（册）以内代表性的论文、著作、研究技术报告、重要学术会议邀请报告的全文

附件 4. 主要论著目录

附件 5. 重要引用和评价情况相关内容的复印件

附件 6. 获奖证书复印件、发明专利证书复印件及其专利实施情况证明材料

说明：

以上全部附件用 A4 纸按顺序装订成册。

附件 1 请使用“增选信息系统电子文件”填写，并单独提供由该系统输出的打印稿 1 份。

附件 2 至附件 6 按相关要求准备或提供复印件。如 10 篇（册）代表性论文、著作、研究技术报告、重要学术会议邀请报告不便装订，可以另附。

附件 1：被推荐人基本情况表

一、个人信息

姓名	李晓维	性别	男	出生年月日	1964-09-16
国籍	中国	民族	汉族	党派	中共
出生地	安徽省 肥西县			籍贯	安徽省 寿县
身份证件名称	身份证	证件编号	340104196409161552		
专业	计算机系统结构		专业技术职务	研究员	
工作单位与行政职务	中国科学院计算技术研究所		通信地址及邮政编码	北京海淀中关村科学院南路 6 号 100190	
单位电话	010-62600740		住宅电话	010-82522252	
电子邮箱	lxw@ict.ac.cn		传真	010-62600600	

二、主要学历（6 项以内）

起止年月	校（院）、系及专业	学 位
1981年9月至1985年7月	合肥工业大学电子工程系计算机应用专业	学士
1985年9月至1988年7月	合肥工业大学计算机与信息系计算机应用专业	硕士
1988年9月至1991年7月	中国科学院计算技术研究所计算机应用专业	博士

三、主要学术经历（10项以内）

起止年月	工作单位	职务
1991年9月至2000年8月	北京大学计算机科学技术系	博士后（杨芙清）、讲师、副教授
1997年1月至1999年1月	香港大学电气电子工程学系	访问研究员
1999年7月至2000年2月	日本奈良先端科学技术大学（NAIST）	访问研究员
2000年9月至今	中国科学院计算技术研究所	研究员、博导（2001）
2006年11月至2011年11月	中国科学院计算机系统结构重点实验室	常务副主任
2011年11月至今	计算机体系结构国家重点实验室（中科院计算所）	常务副主任
2005年9月至2015年9月	国家973项目2005CB321600和2011CB302500	专家组成员、课题负责人
2013年1月至今	国家自然科学基金重点项目90207002、60633060、61532017	负责人
2010年1月至2018年12月	国家自然科学基金创新研究群体（超并行高效能计算机体系结构与设计方法研究）	核心成员
2014年1月至2017年7月	2014年度“科技北京”百名领军人才培养工程（中科院计算所测试与容错技术创新团队）	负责人

四、重要学术任(兼)职（6项以内）

指在重要学术组织(团体)或重要学术刊物等的任(兼)职

起止年月	名称	职务
2004年3月至今	中国计算机学会；容错计算专业委员会	会士(2015)、专委主任(2008-2015)
2015年3月至今	中国计量测试学会；集成电路测试专业委员会	理事、专委主任
2004年3月至今	Journal of Computer Science & Technology (2009-至今)；计算机辅助设计与图形学学报(2004-2009)	副主编
2009年11月至今	Journal of Electronic Testing, Journal of Low Power Electronics, IEEE Transactions on CAD	Associate Editor
2003年11月至今	IEEE Asian Test Symposium PC Chair (2003), General Chair (2007), Steering Committee Chair (2011-13)	Chair
2018年1月至今	IEEE Computer Society TTTC (Test Technology Technical Council)	Vice-Chair

五、在科学技术方面的主要成就和贡献（3000 字以内）

填写 2-3 项反映被推荐人系统的、创造性的学术成就和体现重大贡献和学术水平的主要工作。说明在学科领域所起的作用、在学术界的影响和评价，以及（或）在国民经济和社会发展中的作用和贡献（系统引用 10 篇代表性论著和附件 5、附件 6 等材料）。

处理器是现代信息系统的核心部件和控制中枢，也是保障国家信息系统安全可靠的战略必争技术领域。被推荐人长期致力于该领域的科学研究与人才培养，在处理器测试与容错等方面取得了系统性创新成果。获得国家技术发明二等奖、国家科技进步二等奖。发表 SCI 论文 93 篇（其中 IEEE 汇刊 47 篇）^{4D}，被国际知名学者写入 28 本英文著作^{5A}和 37 篇英文综述^{5B}；授权发明专利 66 项（其中 2 项被美欧日韩授权^{6B.8-9}）、30 项转让或许可给华为等知名企业^{6C}。

一、提出了处理器测试验证的新原理、新结构和新模型，创立了自主知识产权的星载微处理器验证-测试-恢复技术体系，产生了重要国际影响。

在处理器设计的每个步骤都可能引入错误，芯片制造的每道工序都可能引入缺陷。研发处理器测试与容错技术、保障电子信息系统安全可靠运行是重大而紧迫的国家需求。

李晓维深入研究了偏差时延测试原理、测试响应压缩理论与结构、验证可观测性模型。相关成果作为典型进展和重大贡献被 IEEE 会士等国际知名学者编入 11 本英文著作^{5A.1-11}。被 Mentor、Synopsys、Intel 等国际公司关注和引用^{5C.21-24}、对 DFT 工具改进或完善^{5E.27}，应用于 TSMC 多款处理器芯片的生产测试^{5E.28}。应用于星载微处理器，专家鉴定认为“形成了自主知识产权的星载微处理器系统验证-测试-恢复技术体系，保障了多颗国产卫星的在轨可靠运行，并首次实现了在轨故障恢复”^{5D.1}，获 2012 年国家技术发明二等奖（第一）^{6A.1}。应用于龙芯 1 号、2E/2F 等通用处理器^{5E.25}，获首届中科院杰出科技成就奖（团体）^{6A.8}。

1. 阐明串扰失效的时间耦合机理，提出了时钟频率自适应时延测试结构，实现了串扰效应和单粒子瞬态效应的高效精准测试^{3.1,4}，突破了测试时

钟的两倍系统频率限制,使我国高性能处理器测试摆脱了受限于进口测试设备关键性能指标的困境。被 IEEE 会士等多位国际同行在综述等论文中列为串扰测试方法的代表性工作^{5B.1; 5C.1-2},相关测试结构被 IEEE 会士等国际同行延伸扩展^{5C.3-5},并评价为“使用内部可编程片上测试时钟克服了外部测试仪的昂贵成本”^{5C.5}。14 篇论文被 5 位 IEEE 会士等国际同行收入 6 本英文专著^{5A.1-6},12 篇被《EDA for IC Handbook》收录、在两节中重点介绍所提故障模拟和测试生成算法^{5A.1}。

2. 阐明测试响应的时空混合压缩理论,提出了时空混合响应压缩方法^{3.1,4},实现了压缩器 q-compactor。获 IEEE 国际会议最佳论文奖^{6A.22},被美国工程院院士 T.J.Overbye 等国际同行列为测试压缩方法的代表性工作^{5C.6-8},相关工作被印度科学院院士和工程院院士 B.B.Bhattacharya 作为代表性工作进行全面实验数据比较^{5C.18},被 IEEE 会士评价为“当前最好的高压压缩率诊断向量生成方法”^{5C.19}。10 篇论文被 6 位 IEEE 会士收入 4 部英文著作^{5A.7-10},《SoC Test Architectures》原图引用、独立章节介绍 q-compactor^{5A.7}。

3. 提出了可观测性覆盖模型及覆盖评估方法、难达状态激励生成方法、基于执行踪迹的测试程序生成方法,将模拟验证发现设计错误的概率成倍提升^{3.2,5}。可观测性覆盖模型被 IEEE 会士等国际同行评价为“能确定测试激励覆盖错误链的彻底性、从而能将潜在的设计错误传播到输出观察点”^{5C.9}、难达状态激励生成方法被国际同行评价为“成功覆盖难达状态”、“为可扩展性提供了光明大道”^{5C.10}、基于执行踪迹的测试程序生成方法被国际同行评价为“实现了对隐藏控制逻辑进行自动测试指令生成”^{5C.11},美国工程院院士 Jason Cong 评价为 FPGA 加速的四个代表性工作之一^{5C.12}。

二、提出了基于自测试-自修复的处理器片上容错架构和创新方法、为我国处理器的自主发展提供技术基础,产生了重要国际影响。

处理器可靠性面临器件老化加剧和故障常态化等严峻挑战,特别是在航天应用时存在复杂太空环境下故障难以预测、系统难以在轨维护等难题。自测试-自修复是保障处理器高可靠、长寿命的创新方法,填补了高性能处理芯片质量技术的国内空白^{6A.3}。

李晓维以“自测试-自修复”为核心思想，提出了电路级、核级和路由级的容错架构和创新方法。作为重大贡献和典型进展被 IEEE 会士等国际知名学者编入 7 本英文著作^{5A.12-18}和 20 篇综述^{5B.2-20}，应邀代表中国在 IEEE DAC50 周年 Global Forum 上做特邀报告^{3.9}。参与研制完成了国内首台 32 位星载容错控制计算机系统，实现了自测试-自修复硬件架构，成功应用于 60 多颗在轨空间飞行器（占当时我国空间飞行器的 85% 以上）^{5D.2}，获 2015 年国家科技进步二等奖^{6A.2}。应用于通用处理器^{5E.12-18,23-26; 6C.1}与安全处理器^{5E.11, 22; 6C.4}。专家鉴定认为“显著提升了我国微处理器的可靠设计能力”^{5D.3}，获 2011 年中国质量协会质量技术一等奖（第一）^{6A.3}。

1. 阐明并实验揭示了电路级 NBTI 老化效应与漏电和时延变化的依存机理，提出了基于测量漏电变化的在线电路老化预测与超速时延自测试技术，实现了微处理器时序故障的在线感知和片上容忍，有效屏蔽了动态缺陷对系统性能的影响^{3.3}，专家鉴定认为“达到航天器领域国际领先水平”^{5D.2}。被欧洲科学院院士 Luca Benini 等国际同行列为电路级在线容错的代表性工作^{5C.13-14}。

2. 提出 AMAD 冗余策略，建立了多核处理器拓扑重构问题的数学模型，提出了屏蔽底层物理结构（含故障处理器核）的拓扑重构方法、多核处理器 PVT 偏差在线协同优化技术，以极低冗余资源解决了多核故障容忍难题^{3.3,6}，被 IEEE 会士等国际同行重点评价^{5B.2-4; 5C.15-16}，其中在两篇 ACM Computing Surveys 综述中分别列为核级冗余的最重要的代表性工作^{5B.2}、以及处理器偏差优化取得公平性的两个代表性成果之一^{5B.3}，英国皇家工程院院士 B.M.Al-Hashimi 将其列为实时优化的代表方法之一^{5B.4}。

3. 提出 AbTM 模型及可重构路由算法，提出防守区模型及区域防守路由算法-ZoneDefense，显著增强了路由容错能力，提升了片上互连性能^{3.3,7}。ZoneDefense 被英国皇家学会会士 Mikel Lujan 在 ACM Computing Surveys 综述中列为基于逻辑的分布式路由主要方法之一^{5B.2}；AbTM 被郑南宁院士等学者列为路由转向模型的四个代表性工作之一^{5C.17}。6 篇论文被收入英文专著《Routing Algorithms in NoC》中用独立章节（17 页）介绍所提模型、路由

算法和评估结论 [5A.12](#)。

李晓维治学严谨、学风正派。是“百千万人才工程”国家级人选，获“有突出贡献中青年专家”、“全国优秀科技工作者”等荣誉称号 [6A.9-10](#)，多次获中科院优秀教师和教学成果奖 [6A.24-29](#)；始终工作在科研一线，培养了基金委优青 1 人、全国优博提名 2 人、IEEE TTTC 优博 1 人、CCF 优博 2 人。在集成电路和处理器测试领域的创新研究走在国际前列，取得的系统性成果对提高我国在该领域的国际地位和自主创新水平有重要意义。

六、10 篇（册）以内代表性论文、著作（包括教材）、研究技术报告、重要学术会议邀请报告（全文作为附件 3）

原则上应有一篇或以上在《中国科学》《科学通报》或其他中国优秀期刊上发表。每篇（册）应说明被推荐人的主要贡献，包括：提出的学术思想、创造性、研究工作的参与程度、学术刊物中的主要引用及评价情况等（200 字以内）。证明材料和评价说明放入附件 5 中，此处可引用附件 5。

按以下顺序填写：

论文：作者（按原排序），题目，期刊名称，卷（期）（年），起止页码；

著作：作者（按原排序），著作名称，出版社，出版年份，出版地；

研究技术报告（未公开发表的重要报告）：作者（按原排序），报告题目，完成年份；

重要学术会议邀请报告：作者（按原排序），报告题目，报告年份，会议名称、地点。

序号	代表性论文、著作(包括教材)、研究技术报告、重要学术会议邀请报告
1	<p>著作：作者：李晓维，韩银和，胡瑜，李佳；著作名称：数字集成电路测试优化-测试压缩, 测试功耗优化, 测试调度；出版社：科学出版社；出版年份：2010；出版地：北京；</p> <p>主要贡献及引用评价情况： 第一作者专著（2001-2009 研究成果总结），结合作者公开发表论文，通过十一章系统性阐述了处理器测试新原理、新结构和新模型，包括测试响应的时空混合压缩理论，及在国产 64 位高性能处理器龙芯 2E/2F 等应用，是国内首部测试优化学术专著。相关工作得到 IEEE 会士等国际同行的多次引用和高度评价（附 5A. 1-10；5B. 1；5C. 1-8）。</p>
2	<p>著作：作者：李晓维，吕涛，李华伟，李光辉；著作名称：数字集成电路设计验证-量化评估, 激励生成, 形式化验证；出版社：科学出版社；出版年份：2010；出版地：北京；</p> <p>主要贡献及引用评价情况： 第一作者专著（2000-2009 研究成果总结），结合作者公开发表论文，通过十五章系统性阐述了处理器验证新原理、新模型和新方法，包括可观测性覆盖模型及覆盖评估方法、寄存器传输级激励生成方法等。相关工作得到 IEEE 会士等国际同行的多次引用和高度评价（5C. 9-12）。</p>
3	<p>著作：作者：李晓维，胡瑜，张磊，鄢贵海；著作名称：数字集成电路容错设计-容缺陷/故障, 容参数偏差, 容软错误；出版社：科学出版社；出版年份：2011；出版地：北京；</p> <p>主要贡献及引用评价情况： 第一作者专著（2004-2010 研究成果总结），结合作者公开发表论文，通过十三章系统性阐述了处理器片上容错架构和创新方法，包括 AMAD 冗余策略、多核处理器拓扑重构问题的数学模型、微处理器时序故障的在线感知和片上容忍方法，是国</p>

	内首部多核处理器容错专著。相关工作得到 IEEE 会士等国际同行的多次引用和高度评价（附 5A.12-18；5B.2-20；5C.13-17）。
4	论文：作者：Da Wang, Yu Hu, Huawei Li, Xiaowei Li；题目：Design-for-Testability Features and Test Implementation of a Giga Hertz General Purpose Microprocessor；期刊名称：Journal of Computer Science and Technology；卷(期)(年)：23(6)(2008)；起止页码：第 1037 页至第 1046 页
	主要贡献及引用评价情况： 被推荐人带领团队将所提基于混合响应压缩的可测试性设计方法应用于龙芯 2E 处理器芯片中，实现了 10 倍压缩率；实现了时钟频率自适应时延测试结构，为时延测试提供了片上超速测试时钟，摆脱了受限于进口测试设备关键性能指标的困境。被推荐人是第一作者的导师、本文通讯作者。相关工作得到 IEEE 会士等国际同行的多次引用和高度评价（附 5A.1-10；5B.1；5C.1-8）。
5	论文：作者：Xiaowei Li, Guanghui Li, Ming Shao；题目：Formal Verification Techniques Based on Boolean Satisfiability Problem；期刊名称：Journal of Computer Science and Technology；卷(期)(年)：20(1)(2005)；起止页码：第 38 页至第 47 页
	主要贡献及引用评价情况： 被推荐人带领团队探索了处理器验证的形式化方法，提出了一种基于递增可满足性算法的等价性验证方法，通过等价性检查，将内部等价对转换为合取范式，有效缩小了可检测性问题的搜索空间，在基准电路上的实验证明，所提方法平均提速约 23%。相关工作得到 IEEE 会士等国际同行的多次引用和高度评价（5C.9-12）。
6	论文：作者：Lei Zhang, Yinhe Han, Qiang Xu, Xiaowei Li, Huawei Li；题目：On Topology Reconfiguration for Defect-Tolerant NoC-Based Homogeneous Manycore Systems；期刊名称：IEEE Transactions on VLSI Systems；卷(期)(年)：17(9)(2009)；起止页码：第 1173 页至第 1186 页
	主要贡献及引用评价情况： 被推荐人带领团队提出了一种 AMAD 冗余策略，建立了多核处理器拓扑重构问题的数学模型，提出了屏蔽底层物理结构（含故障处理器核）的拓扑重构方法，为操作系统及软件提供了统一的拓扑方式，解决了不同多核处理器芯片物理拓扑结构不同的问题。被推荐人是第一作者的导师。相关工作得到 IEEE 会士等国际同行的多次引用和高度评价（附 5B.2-4；5C.15-16）。
7	论文：作者：Binzhang Fu, Yinhe Han, Huawei Li, Xiaowei Li；题目：ZoneDefense: A Fault-Tolerant Routing for 2D Meshes Without Virtual Channels；期刊名称：IEEE Transactions on VLSI Systems；卷(期)(年)：22(1)(2014)；起止页码：第 113 页至第 126 页
	主要贡献及引用评价情况： 被推荐人带领团队提出了一种无需虚拟通道的多核处理器路由容错方法，提出了防守区模型及区域防守路由算法-ZoneDefense，显著增强了路由容错能力，提升了片上互连性能。第一作者为被推荐人团队的青年骨干。相关工作得到 IEEE 会士等国际同行的多次引用和高度评价（附 5A.12；5B.2；5C.17）。
8	论文：作者：Dongrui Fan, Xiaowei Li, Guojie Li；题目：New Methodologies for Parallel Architecture；期刊名称：Journal of Computer Science and Technology；卷(期)(年)：26(4)(2011)；起止页码：第 578 页至第 587 页
	主要贡献及引用评价情况： 该文阐述了 973 项目（延长摩尔定理的微处理器芯片新原理、新结构和新方法研

	<p>究)的主要成果,包括被推荐人提出的微处理器自测试自修复技术,以及在具有高扩展性、可重构并行体系结构的 Godson-3/Godson-T 处理器芯片的应用。被推荐人是 973 项目的专家组成员和课题负责人。</p>
9	<p>重要学术会议邀请报告:作者: Xiaowei Li; 报告题目: Chip Design and EDA in China; 报告年份: 2013; 会议名称: ACM Design Automation Conference, Global Forum; 地点: 美国;</p>
	<p>主要贡献及引用评价情况: 被推荐人应邀在芯片设计自动化领域国际排名第一的学术会议第 50 届 DAC 会议全球论坛上做学术报告。该报告回顾了中国大陆芯片设计与设计自动化工具的发展历史,综述了中国大陆学术与工业界在处理器设计、测试验证、容错等方面的主要研究进展,指出了存在的问题并提出了解决措施。还介绍了被推荐人领导的课题组一些最新研究成果。</p>
10	<p>论文:作者: Xiaowei Li, Guihai Yan, Jing Ye, Ying Wang; 题目: Fault Tolerance On-Chip: A Reliable Computing Paradigm Using Self-test, Self-diagnosis, and Self-repair (3S) Approach; 期刊名称: Science China Information Sciences (中国优秀期刊); 卷(期)(年): 61(11)(2018); 起止页码: 第 1 页至第 17 页</p>
	<p>主要贡献及引用评价情况: 该文作为“自测试-自修复处理器片上容错架构和创新方法”的代表,全面深入分析了片上容错思想及自测试-自修复的技术路线新进展,包括被推荐人提出的针对时序问题的自适应体系结构、基于稳定性的在线故障测试方法、核间自修复、路由自修复等创新技术。被推荐人以该文作为主要内容受邀在 2016 年 IEEE East-West Design & Test Symposium 做主旨报告 (6E.2)。</p>

七、发明专利情况（10 项以内）

请按顺序填写专利申报人（按原排序），专利名称，申请年份，申请号，批准年份，专利号。并分别简述专利实施情况和被推荐人在专利发明和实施中的主要贡献（100 字以内）。实施情况及相关证明材料放入附件 6，此处可引用附件 6。若无实施证明材料则视为专利未实施。

序号	发明专利情况
1	<p>申报人：李晓维、周君、李华伟；专利名称：一种用于三维集成电路片上网络的路由器及路由方法；申请年份：2014；申请号：201410647643.5；批准年份：2017；专利号：ZL201410647643.5；</p> <p>专利实施情况和被推荐人的主要贡献： 处理器片上容错的核心专利。许可中科睿芯公司实施于众核处理器，成功应用在国家网络安全中心等公司，产生间接经济效益 4358 万元（6C.1）。被推荐人提出技术方案，并主持专利许可与实施。</p>
2	<p>申报人：韩银和、李晓维；专利名称：一种单输出无反馈时序测试响应压缩电路；申请年份：2003；申请号：03149074.3；批准年份：2006；专利号：ZL03149074.3；</p> <p>专利实施情况和被推荐人的主要贡献： 处理器测试的核心专利。许可中科 IC 中心为企业提供相关技术服务，产生间接经济效益 377 万元（6C.2）。被推荐人为第一发明人导师，提出技术方案，主持专利许可与实施。获 2017 中国专利优秀奖（6A.20）</p>
3	<p>申报人：李光辉、李晓维；专利名称：包含黑盒的电路设计验证与错误诊断方法；申请年份：2004；申请号：200410039661.1；批准年份：2007；专利号：ZL200410039661.1；</p> <p>专利实施情况和被推荐人的主要贡献： 处理器验证的核心专利。许可北京轩宇公司实施于星载微处理器，产生间接经济效益 1.2 亿元（6C.3）。被推荐人为第一发明人导师，提出技术方案，主持专利许可与实施。</p>
4	<p>申报人：李华伟、李晓维；专利名称：一种线间串扰减速效应的时延测试生成方法；申请年份：2004；申请号：200410034865.6；批准年份：2007；专利号：ZL200410034865.6；</p> <p>专利实施情况和被推荐人的主要贡献： 处理器测试的核心专利。许可北京轩宇公司实施于星载微处理器，产生间接经济效益 1.2 亿元（6C.3）。第一发明人为被推荐人团队的核心骨干，被推荐人提出技术方案，主持专利许可与实施。</p>
5	<p>申报人：鲁巍、李晓维；专利名称：一种寄存器传输级可观测性覆盖分析与激励生成方法；申请年份：2005；申请号：200510056344.5；批准年份：2007；专利号：ZL 200510056344.5；</p> <p>专利实施情况和被推荐人的主要贡献： 处理器验证的核心专利。许可邦融公司实施于安全处理器芯片，在指纹考勤门禁市场占有率超过 50%，产生间接经济效益 5180 万元（6C.4）。被推荐人为第一发明人导师，提出技术方案，并主持专利许可与实施。</p>
6	<p>申报人：李晓维、周君、李华伟；专利名称：一种面向非规则三维集成电路片上网络的路由方法及系统；申请年份：2016；申请号：201610057261.6；批准年份：2018；专利号：ZL 201610057261.6；</p>

	<p>专利实施情况和被推荐人的主要贡献： 处理器片上容错的核心专利。许可中科睿芯公司实施于众核处理器，成功应用在国家网络安全中心等公司，产生间接经济效益 4358 万元（6C.1）。被推荐人提出技术方案，并主持专利许可与实施。</p>
7	<p>申报人：裴颂伟、李华伟、李晓维；专利名称：超速时延测试系统及测试方法；申请年份：2010；申请号：201010033983.0；批准年份：2012；专利号：ZL 201010033983.0；</p> <p>专利实施情况和被推荐人的主要贡献： 许可北京华胜公司实施于宽带移动通信自组网和多模式终端等产品中，产生间接经济效益 2980 万元（6C.5）。被推荐人是第一发明人的合作导师，提出技术方案，并主持专利转移与实施。</p>
8	<p>申报人：胡杏、胡瑜、单书畅、李晓维；专利名称：一种数据传输方法及装置；申请年份：2013；申请号：201310505080.1；批准年份：2018；专利号：ZL 201310505080.1；</p> <p>专利实施情况和被推荐人的主要贡献： 许可北京华胜公司实施于宽带移动通信自组网等产品中，产生间接经济效益 2980 万元（6C.5）。被推荐人是第一发明人的合作导师，提出技术方案。获美国和欧洲授权，已转移给华为公司（6C.6）。</p>
9	<p>申报人：路航、韩银和、付斌章、李晓维；专利名称：任务分配方法、任务分配装置及片上网络；申请年份：2013；申请号：201310177172.1；批准年份：2018；专利号：ZL 201310177172.1；</p> <p>专利实施情况和被推荐人的主要贡献： 许可中科睿芯公司实施于众核处理器，成功应用在国家网络安全中心等公司，产生间接经济效益 4358 万元（6C.1）。被推荐人为第一发明人导师，提出技术方案。获美日韩授权，已转移给华为公司（6C.6）。</p>
10	<p>申报人：李晓维、胡瑜、叶靖；专利名称：一种高稳定性的强物理不可克隆函数电路及其设计方法；申请年份：2016；申请号：201610074180.7；批准年份：2018；专利号：ZL 201610074180.7；</p> <p>专利实施情况和被推荐人的主要贡献： 许可邦融公司实施于安全处理器芯片，在指纹考勤门禁市场占有率超过 50%（6C.4）。被推荐人提出技术方案，并主持专利许可与实施。</p>

八、重要科技奖项情况（10 项以内）

按顺序填写全部获奖人姓名（按原排序），获奖项目名称，获奖年份、类别及等级（如：1999 年国家自然科学基金二等奖，1998 年中国科学院科技进步一等奖等），并简述被推荐人的主要贡献（限 100 字），相关证明材料放入附件 6，此处引用附件 6。

序号	重要科技奖项
1	<p>获奖人姓名：李晓维，李华伟，韩银和，华更新，严晓浪，刘波；获奖项目名称：星载微处理器系统验证-测试-恢复技术及应用；获奖年份：2012；获奖类别：国家技术发明奖；获奖等级：二等奖；</p> <p>被推荐人主要贡献： 项目总负责人。主持技术研发与应用推广，是串扰测试方法与测试响应压缩方法的提出者，是指令组合缺陷检测方法、单粒子效应的时序容差测试方法、在轨故障检测、隔离和恢复新方法发明点的主要完成人。（6.1）</p>
2	<p>获奖人姓名：华更新，杨桦，梁洁玫，杨孟飞，李晓维，周新发，刘群，胡瑜，刘波，衣学慧；获奖项目名称：32 位星载容错控制计算机系统关键技术及应用；获奖年份：2015；获奖类别：国家科技进步奖；获奖等级：二等奖；</p> <p>被推荐人主要贡献： 合作单位团队负责人、项目技术负责人之一。负责自测试/自修复/诊断/可靠评估与实施方案，参与容错体系结构、抗辐射 STAR 硬件架构和仿真验证平台研制，是老化预测和超速时延测试等创新点主要完成人。（6.2）</p>
3	<p>获奖人姓名：李晓维，李华伟，韩银和，胡瑜，吕涛，张磊，鄢贵海；获奖项目名称：高性能处理芯片的测试和可靠性设计关键技术；获奖年份：2011；获奖类别：中国质量学会质量技术奖；获奖等级：一等奖；</p> <p>被推荐人主要贡献： 项目总负责人。主持技术研发与应用实施，是低功耗测试压缩、N+M 众核处理器 AMAD 冗余策略、定时偏差在线检测和容忍等创新点的主要完成人，负责实施众核处理器 Godson-T 的测试和容错方案。（6.3）</p>
4	<p>获奖人姓名：李晓维，李华伟，范东睿，华更新，沈海华，韩银和，鄢贵海，叶靖，张磊，刘鸿瑾；获奖项目名称：高性能处理器测试验证与片上容错技术及应用；获奖年份：2017；获奖类别：北京市科学技术奖；获奖等级：二等奖；</p> <p>被推荐人主要贡献： 项目总负责人。主持技术研发与应用实施，是难达状态半形式化激励生成、多核处理器 PVT 偏差优化等创新点的主要完成人，负责研制仿真应用环境协同验证平台，组织应用于高端计算、安全等领域处理器设计。（6.4）</p>
5	<p>获奖人姓名：李晓维，李华伟，范东睿，华更新，沈海华，韩银和；获奖项目名称：微处理器全生命周期可靠设计关键技术及应用；获奖年份：2018；获奖类别：中国电子学会技术发明奖；获奖等级：二等奖；</p> <p>被推荐人主要贡献： 项目总负责人。主持技术研发与应用，发明了老化预测、多核处理器可测试性设计等技术，作为第一完成人的成果通过电子学会鉴定，专家鉴定认为“显著提升了我国微处理器可靠设计能力”。（6.5）</p>

6	<p>获奖人姓名：李晓维，李华伟，韩银和，胡瑜，华更新，鄢贵海，王达，李佳，裴颂伟，靳松；获奖项目名称：数字集成电路故障片上检测技术研究与应用；获奖年份：2016；获奖类别：中国计量测试学会科学技术进步奖；获奖等级：二等奖；</p>
	<p>被推荐人主要贡献： 项目总负责人。主持数字电路故障片上检测技术研究，发明了网络系统虚拟测试总线、通路时延测量电路、稳定性检测器等技术，主持研制了面向国产测试设备的测试程序开发软件 SpeedE2A。(6.6)</p>
7	<p>获奖人姓名：李晓维，李华伟，韩银和，胡瑜，吕涛；获奖项目名称：数字电路测试若干关键技术及其在微处理器测试中的应用；获奖年份：2008；获奖类别：中国计算机学会王选奖；获奖等级：二等奖；</p>
	<p>被推荐人主要贡献： 项目总负责人。主持技术研发与应用，是测试激励压缩、片上实速测试时钟生成创新点的主要完成人，应用在龙芯 2E、2F 芯片可测试性设计中，首次在 400MHz 测试仪上实现并完成了 1GHz 实速检测技术。(6.7)</p>
8	<p>获奖人姓名：唐志敏，胡伟武，张志敏，黄令仪，李晓维，陈岚，王剑，许彤，赵继业，张福新，李华伟，范宝峡，郑保健，钟石强，安虹，周旭，王海霞，郑为民，李文，杨旭；获奖项目名称：龙芯 CPU 研究集体；获奖年份：2003；获奖类别：中国科学院杰出科技成就奖；获奖等级：团队；</p>
	<p>被推荐人主要贡献： 龙芯 1 号（我国第一款高性能通用处理器芯片）测试和验证方向负责人。在龙芯 1 号系列芯片中组织实施了芯片核心模块的设计验证、芯片可测试性设计和量产测试，为其流片成功并顺利通过测试做出了贡献。(6.8)</p>
9	<p>获奖人姓名：李晓维；获奖项目名称：国家百千万人才；获奖年份：2013；获奖类别：国家级；获奖等级：个人获奖；</p>
	<p>被推荐人主要贡献： 个人荣誉。国家百千万人才工程是我国高端人才选拔培养的品牌工程，旨在重点选拔培养瞄准世界科技前沿，能引领和支撑国家重大科技、关键领域并实现跨越式发展的高层次中青年领军人才。(6.9)</p>
10	<p>获奖人姓名：李晓维；获奖项目名称：全国优秀科技工作者；获奖年份：2016；获奖类别：国家级；获奖等级：个人获奖；</p>
	<p>被推荐人主要贡献： 个人荣誉，做出了主要学术贡献。“全国优秀科技工作者”是中国科学技术协会于 1997 年面向广大科技工作者设立的奖项，“全国优秀科技工作者”称号对被授予者只授一次，为终身荣誉。(6.10)</p>